

基于自适应算法的 NoC 路由单元的系统级设计

万玉鹏, 吴 宁

(南京航空航天大学 信息科学与技术学院, 江苏 南京 210016)

摘 要: 针对片上网络(NoC)中采用确定性路由算法的路由器的缺点, 提出了一种 NoC 路由单元的系统级模型. 该模型采用了自适应路由算法, 取代了 2D Mesh 拓扑结构中常用的 XY 维序路由算法, 可以根据当前的通道使用状态动态地分配传输路径, 并优先保证 GS 包的发送. 在 SystemC 平台完成了模型的设计与验证, 结果表明, 所设计的基于自适应算法的 NoC 路由单元能够在多包并发时避免路径冲突, 提高了网络的并行发送能力, 并支持 GS 服务.

关键词: 片上网络; 网络路由单元; 自适应; 系统级模型; SystemC

中图分类号: TP302.1

文献标识码: A

文章编号: 1000-7180(2010)05-0042-04

Design of a Router for Network on Chip Based on System Level Based on Adaptive Routing Algorithm

WAN Yu-peng, WU Ning

(College of Information Technology Science, Nanjing University of Aeronautics and Astronautics, Nanjing 210016, China)

Abstract: For disadvantages of the router which adopts determined routing algorithm, a system-level model of NoC router is proposed. This router adopts adaptive routing algorithm instead of XY ordered routing algorithm which is widely used in 2D Mesh topology. The router chooses the output ports for data transmitting by the states of current output ports and GS packets have higher priority. The router is modeled on the SystemC platform. Verification results show that the designed of router improve the parallel transmitting ability and support guaranteed service.

Key words: networks on chip; network router; adaptive; system level modeling; SystemC

1 引言

片上网络(Network on Chip, NoC)的出现从体系结构上解决了总线结构带来的问题. NoC 由资源节点和通信节点组成. 资源节点一般是指本地 IP 核, 即一个可以重构的硬件单元, 负责数据的处理; 通信节点指负责数据交换的路由器. 片上网络的成本和性能主要取决于路由单元的结构^[1]. 目前, 已有一些 NoC 路由单元的设计, 如文献[2-5]中提出的采用虚通道结构的网络路由单元. 采用虚通道设计, 可以提高路由单元的性能, 但是采用通道, 需要较多缓存以及较复杂的逻辑控制, 在面积与功耗上

开销较大. 文献[6]中提出了基于异步电路设计的适用于 MANGO 结构 NoC 的路由单元. 但异步电路设计难度较大, 且很难得到广泛的实际应用.

与 RTL 级模型相比, 系统级建模抽象层次高, 仿真速度快, 更专注于模型具体功能的实现. 因此, 文中基于系统级建模语言 SystemC 完成了 NoC 路由单元各功能模块的设计与验证.

文中提出了一种基于存储转发方式的路由器结构. 该结构具有如下特点: 未采用虚通道设计, 控制逻辑简单, 系统开销小; 提供基于优先级调度的确保通信服务(guaranteed service, GS), 为 NoC 提供更高的服务质量; 针对 XY 维序路由算法的缺点, 采用了

收稿日期: 2009-04-07; 修回日期: 2009-06-07

基金项目: 江苏省自然科学基金项目(BK2008387)

自适应的XY路由算法,提高转发效率.

2 数据包类型定义

为了提供更好的服务质量,需要提供确保通信服务(GS),目前,已有研究者提出基于建立连接的GS服务^[6-7],但基于连接的GS服务需要额外的建链拆链时间,并且,在链路建立后,其他的数据通信无法使用该链路,影响网络通行的并行能力.因此文中采用无连接的基于优先级调度的方式提供GS.文中将数据包分为两类,一类为BE(Best Effort)包,另一类为GS包.其中,BE包是发送普通消息的数据包,GS包是在网络中传输重要消息时而产生的数据包,优先级要大于BE包.在同一个路由单元中对两类包的路由计算可以同时进行,提高了并行处理能力.在GS包与BE包的路径选择上发生冲突时,可放弃BE包,保证GS包的发送.需要注意的是,大量的GS包会导致BE消息的丢失,造成网络全局处理能力的下降.

3 路由算法

路由算法是在源节点和目的节点之间构造一条由正确节点组成的路径^[8].NoC由于面积和功耗的限制,路由算法要尽可能简单,要具有较高的执行效率且需求的数据缓存器尽可能小^[5].应用于2D Mesh拓扑结构中最简单的路由算法为XY维序路由算法,XY维序路由算法是典型的确定性路由算法,其特点为路由路径固定,从源节点到目的节点的路径每次都是相同的,这种路由能在负载较轻和负载均匀的条件下,能够比较好的工作,但在负载加重时,性能变差^[9].因此,文中采用具有自适应性的XY路由算法.该算法在XY维序路由算法上进行改动,仍然是最小路径算法,能够有效解决确定性路由算法在路径冲突时遇到的问题.算法伪代码如下:

IF($X_d - X_c \neq 0$) & ($Y_d - Y_c \neq 0$)

(1) 则候选路由方向为X或Y;

(2) 如果候选的X(Y)方向通道当前已被占用,则Y(X)为路由方向,否则,任意选取X或Y为路由方向.

ELSE IF($X_d - X_c = 0$) & ($Y_d - Y_c \neq 0$)

(1) 沿Y方向继续路由;

(2) 如果Y方向通道当前被占用,等待.

ELSE IF($X_d - X_c \neq 0$) & ($Y_d - Y_c = 0$)

(1) 沿X方向继续路由;

(2) 如果X方向通道当前被占用,等待.

ELSE

到达目的节点.

其中, (X_d, Y_d) 为目的节点的地址坐标, (X_c, Y_c) 为当前节点的地址坐标.

4 网络路由单元的模块划分

目前片上网络主要关注的拓扑结构有2D-Mesh, 3D-Mesh, 2D-tori, FT, BFT等,根据不同的拓扑,路由器的区别主要在于输入、输出的端口数目以及适用的路由算法,但路由器的基本组成模块是一致的,都具有实现路由算法的模块以及控制数据包转发的模块.文中设计的路由单元应用于2D Mesh拓扑结构,如图1所示.

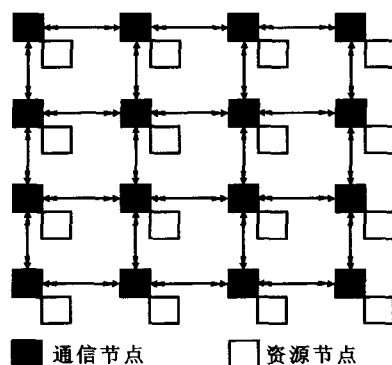


图1 2D-Mesh结构

针对2D-Mesh拓扑结构,设计的NoC路由单元结构框图如图2所示.该路由单元模型借鉴了计算机网络中一般路由器的结构,由输入缓冲区模块(Buffer)、路由与仲裁模块(Route&Arbit)和交换阵列模块(Switch)构成.该路由器具有5组输入输出端口,其中4组与其他路由器相连,另一组与资源节点相连.

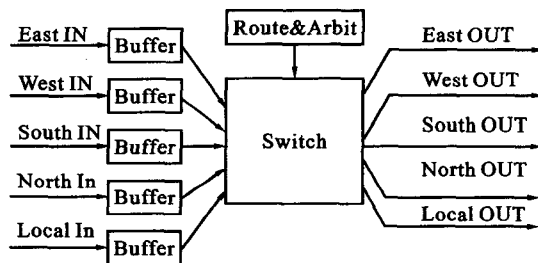


图2 NoC路由单元结构图

从某一个方向的输出端口传来的数据包,暂存于输入缓冲模块中,然后将包头发送给路由与仲裁模块,进行包类型的判断,确定优先级,根据自适应路由算法及通道占用情况确定输出的方向,同时向该方向发出输出请求,获得应答后,控制交换阵列模块将数据包发送到所选择方向的输出端口.

5 网络路由单元的设计与实现

5.1 输入缓冲区模块

由于 NoC 是借鉴计算机网络中的包交换通信概念来进行 SoC 内部各 IP 核的通信,因此设计的路由单元采用存储转发的方式.为了提高路由器的转发速度,以及控制由缓存所带来的功耗和面积开销,文中所设计的路由单元仅在输入端设置缓冲区,相比在输入端与输出端均设置缓冲区的路由单元结构,具有转发速度快,面积开销小的优点.输入缓冲区模块主要用于对发送到当前路由单元的数据包的暂存.在接到请求信号时,如果缓冲区为空,则发出应答信号同意接收数据包.数据包存入缓冲区后向路由与仲裁模块发出请求信号与包头,在获得应答后,将数据包发送给交换阵列模块.

有输入请求时,缓冲区模块判断用于存储的数组是否为空,如果非空则无应答,如果为空,则给出应答信号,同时将数据读入,存放到定义的数组中.当存放完毕后,向包路由与仲裁模块发出请求信号,并且将包头与请求信号一起发送,由路由与仲裁模块判断数据包的类型.在收到应答后,将内部数组中存放的数据包送到输出端口上发送给交换阵列模块.

5.2 路由与仲裁模块

路由与仲裁模块的作用是对数据包类型进行判断,保证 GS 包的优先发送,并根据包头信息确定目标节点的地址,根据自适应路由算法所计算出的转发路径结合当前通道的占用情况控制交换阵列模块实现对数据包的转发.

路由与仲裁模块首先检查各个方向是否有请求信号,若某方向有请求信号,则说明有数据包要发送,此时,对发送来的包头进行处理,处理后对下一级进行请求,确定下级能够接收后,对输入缓冲区模块发出应答信号,同时控制交换阵列模块传送数据包.

路由与仲裁模块分为包类型判断子模块 (Type)、路由子模块 (Route)、GS 控制子模块 (GSControl)、输出请求子模块 (BuffReq) 以及状态反馈子模块 (Feedback).如图 3 所示.

其中 Type 子模块用于提取包头中的包类型信息,并判断是 BE 包还是 GS 包.Route 子模块用于对 BE 包进行路由计算并对输出端做出仲裁.GSControl 子模块用于对 GS 包的服务.BuffReq 子模块根据 Route 子模块与 GSControl 子模块的输出

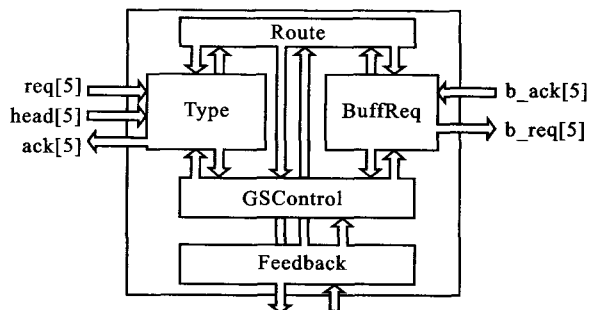


图3 路由与仲裁模块的子模块划分

结果向所选方向的缓冲区发出请求信号,Feedback 子模块用于将交换阵列模块的状态反馈给 Route 子模块和 GSControl 子模块.

Type 子模块收到请求信号与包头后,提取包类型信息,如果数据包为 BE 包,则发送到 Route 子模块,Route 子模块根据所采用的自适应路由算法提供候选输出口,并根据 Feedback 子模块提供的信息在候选输出口中进行选择.一个正在被使用的输出口不能被其他的输入端口所使用.如果输出口可用,即没有被另一个输入端口锁定,则将选择的输出口同时发送给 GSControl 子模块与 BuffReq 子模块.如果没有输出口可用,Route 子模块将不发送应答信号来表明无法建立连接.

如果 Type 子模块接收到的是 GS 包的包头,则发送到 GSControl 子模块.GSControl 子模块提取包头中的目标地址信息并根据路由算法计算出选择的输出路径方向.为了保证 GS 服务,GSControl 子模块的优先级要大于 Route 子模块,即如果两个子模块选择的路由方向相同,则不能响应 Route 子模块选择的输出方向.当一个 GS 包到达路由器的一个端口时,两种情况会出现:(1)被请求的路由器端口空闲.在这种情况下,可用的路由输出口就被用来传输 GS 包.(2)所请求的路由器端口与 BE 包请求的端口相冲突,在这种能情况下将不会对 BE 包的请求发出应答信号.

BuffReq 子模块收到 Route 与 GSControl 选择的输出口后,向所选端口发出输出请求,如得到应答,则通知 GSControl 子模块,由 GSControl 子模块输出信号给交换阵列模块.

Feedback 子模块的功能为对交换阵列模块的状态进行记录,并将状态信息反馈给 Route 子模块和 GSControl 子模块,用于它们在利用自适应路由算法获得候选通道后路径的选择.即如果由自适应路由算法提供的若干候选通道中的一条已经被占用,则采用其他通道.

5.3 交换阵列模块

交换阵列根据路由与仲裁模块的输出结果来控制数据包的转发方向,为路由器的 5 组输入输出端口建立连接,进行数据包的并行传输。

交换阵列开关控制矩阵如图 4 所示,其中,矩阵的行表示输入端口,列表示输出端口,矩阵中的“1”表示其所在行与所在列建立了连接,数据包从其在所在行的输入缓冲区发送到其所在列的输出端口。

E	0	1	0	0	0
W	0	0	0	1	0
S	0	0	0	0	0
N	0	0	0	0	0
L	1	0	0	0	0
	E	W	S	N	L

图 4 交换阵列开关控制矩阵

如图 4 所示,矩阵中 $D(1,2)=1$,表示 East Buffer 和 West Output Port 之间连通,即路由单元东侧的 Buffer 中的数据发送到了西侧的输出端口。文中所设计的路由单元允许点到点的并行通信,所以不同行且不同列的元素可以同时为 1。

6 功能验证

为了对 NoC 路由单元功能的全面验证,用设计好的网络路由单元模型例化了 16 个路由器,并分配了每个路由器的地址,连接成了一个 4×4 的网络,来验证路由单元的功能。图 5 所示为一个数据包从 R1 路由单元发送到 R7 路由单元,同时,另一个数据包从 R2 路由单元发送到 R8 路由单元,其中 R1_in_data_1[0]和 R2_in_data[0]为注入到网络中

的数据包,R7_data_out_1[0]和 R8_data_out_1[0]为从网络输出的数据包。

在这一过程中,R1 和 R2 这两个路由单元首先保存数据包至路由单元的输入缓冲区,经过中间路由单元的转发,到达目的节点。尽管 R1 发送到 R7 与 R2 发送到 R8 的最小路径集合存在交集,但由于采用了自适应路由算法,避免了对同一路径的竞争,最终完成了数据的正确转发。通过较为全面的验证,该路由单元能够正确地转发数据包,采用自适应路由算法,提高了并行发送能力,并在存在 GS 包时能够优先保证 GS 包的发送。

7 结束语

文中所设计的基于自适应算法的 NoC 路由单元,使用 SystemC 建立了系统级模型,采用了自适应的路由算法,具有较高的并行传输能力,并支持基于优先级调度的 GS 服务,相比传统的路由单元,提供了更高的服务质量。该路由单元为 NoC 仿真平台的设计提供了关键组件,可作为 RTL 级模型设计的参考,为得到可综合的网络路由单元 IP 软核奠定了良好的基础。

参考文献:

- [1] Cesar Albenes Zeferino, Marcio Eduardo Kreutz. RASoC: a router soft-core for networks-on-chip[C]//Proc. Of DATE. Paris, France: IEEE, 2004:198-203.
- [2] Mullins R. The design and implementation of a low-latency on-chip network[C]// Asia and South Pacific Design Automation Conference (ASP-DAC). Japan, 2006.
- [3] Mullins R, West A, Moore S. Low-latency virtual-channel routers for on-chip networks[C]// Proceedings of the 31st Annual International Symposium on Computer Architecture. Germany: Munchen, 2004:188-197.
- [4] Kavaldjiev N, Smit G J M, Jansen P G. A virtual channel router for on-chip networks[C]// Proceedings of IEEE International SOC Conference. Minchen, 2004: 289-293.
- [5] 丁帅,吴宁,葛芬,等. 片上网络路由单元的系统级建模研究[J]. 微电子学与计算机,2009,26(1):93-96.
- [6] Bjerregaard T, Sparso J. A router architecture for connection-oriented service guarantees in the MANGO clockless network-on-chip[C]// Proceedings of Design, Automation and Testing in Europe Conference (DATE). USA: Washington, 2005:1226-1231.

(下转第 49 页)

```

SystemC 2.0.1---Apr 25 2007 09:43:25
Copyright (c) 1996-2002 by all Contributors
ALL RIGHTS RESERVED

the result of testbench_net:
R1_local:          R7_local:
R1_in_req_1=1      R7_out_req_1=1
R1_in_ack_1=1      R7_out_ack_1=1
R1_in_data_1[0]=1111 R7_out_data_1[0]=1111

R2_local:          R8_local:
R2_in_req_1=1      R8_out_req_1=1
R2_in_ack_1=1      R8_out_ack_1=1
R2_in_data_1[0]=2222 R8_out_data_1[0]=2222

```

图 5 SystemC 仿真结果

表2 传统功能仿真验证和通用验证平台比较

覆盖率 和周期数	传统功能仿真验证		本文通用验证平台	
	GPIO	UART	GPIO	UART
代码覆盖率/%	68.42	83.62	100	98.98
条件覆盖率/%	49.41	50.63	100	93.67
分支覆盖率/%	50.82	64.52	99.21	96.87
功能覆盖率/%	不可收集	不可收集	100	100
仿真周期数	约 29 600	约 50 758	约 13 200	约 27 750

结果表明,文中设计验证平台具有一定的通用性,比传统功能仿真验证提高大约 50% 的时间效率,并可有效的提高验证覆盖率。

6 结束语

文中针对传统功能仿真验证中存在的问题,从验证方法和方法学角度研究了验证平台的发展,基于 VMM 验证方法学,利用 SystemVerilog 语言和面向对象思想实现了一个层次化的验证平台,利用该平台对两个 DUT 进行了验证。结果表明,该方法建立起的验证平台具备一定的通用性,显著提高了 FPGA 验证覆盖率以及约 50% 的验证效率。

参考文献:

- [1] Janick Bergeron, Andrew Nightingale. Verification methodology manual for system verilog[M]. New York: Springer Science + Business Media, Inc. 2006.
- [2] 王旭姣,梁利平. 一种基于事务的 IP 功能验证环境[J]. 微电子学与计算机,2007,24(7): 27-30.
- [3] Synopsys, Inc. Reference verification methodology user guide version 8.6 [EB/OL]. [2008-03-18]. <http://www.synopsys.com/>.
- [4] Mark Glasser. Advanced verification methodology cookbook version 2.0 [EB/OL]. [2006-07-24]. Mentor Graphics Corporation. <http://www.mentor.com/>.
- [5] Cadence Design Systems, Inc. The unified verification methodology white paper [EB/OL]. [2005-02-01]. <http://www.cadence.com/>.
- [6] James Colgan. Open verification methodology relieves inefficiencies [EB/OL]. [2007-09-07]. <http://electronidesign.com/Articles>.
- [7] Tony Tsai. Techniques for selective reuse of verification components in hierarchical verification of large designs [C]// SNUG(Synopsys Users Group). San Jose, 2008.
- [8] Bernd Stöhr, Michael Simmons, Joachim Geishauser. FlexBench: reuse of verification IP to increase productivity [C]// Proceedings of the 2002 Design, Automation and Test in Europe Conference and Exhibition. Germany, 2002.
- [9] Jiri Gaisler, Edvin Catovic, Marko Isomäki, et al. GRLIB IP core user's manual version 1.0.19 [EB/OL]. [2008-10-11]. <http://www.gaisler.com/>

作者简介:

吕欣欣 女,(1985-),硕士研究生.研究方向为星载计算机。

刘淑芬 女,(1961-),研究员.研究方向为星载计算机。

(上接第 45 页)

- [7] Sathe S, Wiklund D, Liu D. Design of a guaranteed throughput router for on-chip networks [C]// Proceedings of International Symposium on System-on-Chip. Sweden, 2004: 25-28.
- [8] 王高才,陈建二,陈松乔,等. Mesh 网络路由算法容错性的概率分析[J]. 计算机学报,2004,27(3):319-327.

- [9] 杨晓强,高晔. NoC 系统设计的研究[J]. 微电子学与计算机,2008,25(7):176-179.

作者简介:

万玉鹏 男,(1984-),硕士研究生.研究方向为集成电路设计和片上网络。

吴宁 女,(1956-),博士生导师.研究方向为数字理论与技术、电子系统集成、专用集成电路设计等。